

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **06196812 A**

(43) Date of publication of application: **15.07.94**

(51) Int. Cl

H01S 3/18

(21) Application number: **05261119**

(22) Date of filing: **19.10.93**

(30) Priority: **21.10.92 JP 04282928**

(71) Applicant: **SANYO ELECTRIC CO LTD**

(72) Inventor:
SHONO MASAYUKI
ISHIKAWA TORU
IBARAKI AKIRA

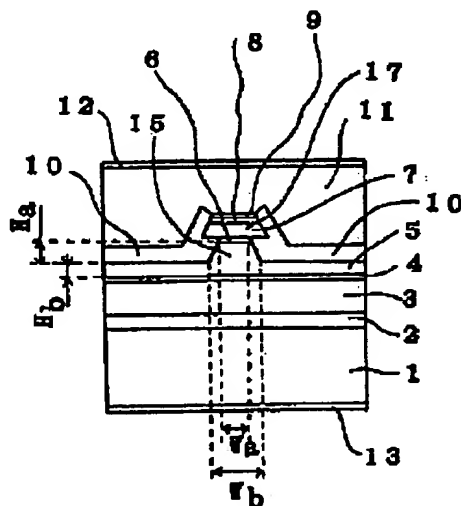
(54) **SEMICONDUCTOR LASER ELEMENT**

(57) Abstract:

PURPOSE: To reduce aspect ratio of outputting laser beams by constituting a second ridge section as a clad layer onto a first ridge section through an intermediate layer as a clad layer and alternatively etching each material of the intermediate layer, the first ridge section and the second ridge section.

CONSTITUTION: A double constituting section consisting of an N-type AlGaInP clad layer 3 formed onto an N-type GaAs substrate 1, an active layer 4, and a P-type AlGaInP clad layer 5 with a striped first ridge section 15 is provided. A striped second ridge section 17 composed of a P-type AlGaInP intermediate layer 6 shaped onto the top face of the ridge section 15 and a P-type AlGaInP clad layer 7 being formed onto the intermediate layer 6 and having width larger than the top face of the intermediate layer 6 is provided. The material of the intermediate layer 6, the material of the first ridge section 15 and the material of the second ridge section 17 can be etched alternatively.

COPYRIGHT: (C)1994,JPO&Japio



(51)Int.Cl.⁵

H01S 3/18

識別記号

庁内整理番号

FI

技術表示箇所

審査請求 未請求 請求項の数1(全 8 頁)

(21)出願番号 特願平5-261119

(22)出願日 平成5年(1993)10月19日

(31)優先権主張番号 特願平4-282928

(32)優先日 平4(1992)10月21日

(33)優先権主張国 日本(JP)

(71)出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72)発明者 庄野 昌幸

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72)発明者 石川 徹

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

(72)発明者 茨木 晃

大阪府守口市京阪本通2丁目5番5号 三
洋電機株式会社内

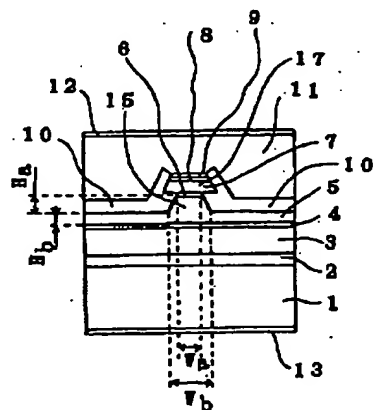
(74)代理人 弁理士 西野 卓嗣

(54)【発明の名称】 半導体レーザ素子

(57)【要約】

【目的】 低アスペクト比のレーザ光を低い動作電圧で出力する半導体レーザ素子を提供することを目的とする。

【構成】 n型GaAs基板1上に形成されたn型AlGaInPクラッド層3、活性層4、ストライプ状の第1リッジ部15を有するp型AlGaInPクラッド層5とからなるダブルヘテロ構造部と、前記リッジ部15上面に形成されたp型Al_{1-x}Ga_xAs中間層6と、この中間層6上に形成されたこの中間層6上面より大きな幅を有するp型AlGaInPクラッド層7で構成されたストライプ状の第2リッジ部17と、第1リッジ部15、中間層6、及び第2リッジ部17の両側に形成されたn型GaAs電流阻止層10、10から構成される構造とした。



- 1 - n型GaAs基板
- 2 - n型AlGaInPバッファ層
- 3 - n型AlGaInP第1クラッド層
- 4 - (Al_{1-x}Ga_x)InP活性層
- 5 - p型AlGaInP第2クラッド層
- 6 - p型AlGaInP中間層
- 7 - p型AlGaInP第4クラッド層
- 8 - p型GaInPコンタクト層
- 9 - p型GaAs保護層
- 10 - n型GaAs電流阻止層
- 11 - p型GaAsキャップ層
- 12 - p型電極
- 13 - n型電極

【特許請求の範囲】

【請求項1】 第1導電型の半導体基板と、この基板上に形成された第1導電型の第1クラッド層、活性層、及びストライプ状の第1リッジ部を有する第2導電型の第2クラッド層とからなるダブルヘテロ構造部と、前記第1リッジ部上に形成された第2導電型の第3クラッド層としてのストライプ状の中間層と、該中間層上に形成された該中間層上面幅より大きな幅を有する第2導電型の第4クラッド層としてのストライプ状の第2リッジ部と、前記第1リッジ部、前記中間層、及び前記第2リッジ部の両側に形成された第1導電型の電流阻止層と、を備え、前記中間層の材料と、前記第1リッジ部の材料及び前記第2リッジ部の材料とは、択一的に選択エッチング可能であることを特徴とする半導体レーザ素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は低アスペクト比のレーザ光を出力可能な半導体レーザ素子に関する。

【0002】

【従来の技術】 近年、半導体レーザ素子は光ディスク装置やレーザプリンター装置用光源等として活発に使用されている。例えば、 AlGaAs 系化合物半導体レーザ素子は主にコンパクトディスク（CD）装置に使用されており、また AlGaInP 系化合物半導体レーザ素子は、この AlGaAs 系化合物半導体レーザ素子に比べて発振波長が約100nm短いと、光ディスクの高密度化、レーザプリンターの高速化など光情報処理装置の高性能化に必要な光源として注目されている。

【0003】 図6は従来の AlGaInP 系可視光半導体レーザ素子の断面図である。

【0004】 図6中、51はn型GaAs基板であり、この基板51の上面にはn型GaInPバッファ層52が設けられており、該n型GaInPバッファ層52上にはn型AlGaInP第1クラッド層53、アンドープ型AlGaInP活性層54、及びストライプ状のリッジ部155を有するp型AlGaInP第2クラッド層55が順次形成されてダブルヘテロ構造部が作成されている。前記p型AlGaInP第2クラッド層55のリッジ部155上面には、p型GaInPコンタクト層56が形成されている。

【0005】 前記p型GaInPコンタクト層56上面を除いて前記p型AlGaInP第2クラッド層55上及びp型GaInPコンタクト層56側面には、前記リッジ部155に電流を狭窄するためのn型GaAs電流阻止層57、57が形成されている。前記コンタクト層56上及びn型GaAs電流阻止層57、57上にはp型GaAsキャップ層58が形成されている。

【0006】 前記p型GaAsキャップ層58上面、n型GaAs基板51下面には、それぞれAu-Crからなるp型側オーミック電極59、Au-Sn-Crから

なるn型側オーミック電極60が形成されている。

【0007】

【発明が解決しようとする課題】 ところで、半導体レーザ素子が出力するレーザ光は、そのビーム形状の楕円率（アスペクト比）が小さい方（即ちスポット形状が真円に近い方）が装置における光学系を簡素化できる。しかしながら、上記従来の半導体レーザ素子が出力するレーザ光は、通常前記活性層に平行方向の広がり角が小さく、垂直方向の広がり角が大きいため、ビームのアスペクト比が大きくなるといった問題があった。

【0008】 この問題を解決するために、前記リッジ部155のストライプ幅 W_b を4 μm 程度と狭くして、前記活性層54から放射されるレーザ光の平行方向の広がり角を大きくすることにより、低アスペクト比3程度が得られることが1991年春季第38回応用物理学関係連合講演会講演予稿集（No. 3）第1002頁の30p-D-11に記載されている。

【0009】 しかし、このリッジ部155はメサエッチングして形成する際、該リッジ部155の上面ストライプ幅 W_a より下部ストライプ幅 W_b が大きくなるので、前記幅 W_a は幅 W_b より更に小さくする必要がある。従って、前記リッジ部155の下部ストライプ幅 W_b を狭くした構造では、前記幅 W_a が1.2 μm 程度と小さいため電流通路となる前記p型AlGaInP第2クラッド層55のリッジ部155での直列抵抗が大きくなる。この結果、半導体レーザ素子の動作電圧が高くなり、該素子の信頼性が低下していた。ところで、斯る構造では、リッジ部155上にはレーザ光を吸収するGaInPコンタクト層56やGaAsキャップ層58が存在し、またAlGaInP系結晶は高キャリア濃度にすることが困難である。従って、前記リッジ部155は光閉じ込めの効果を十分に持たせるために、厚み H_a は0.7～0.8 μm 程度必要であって該リッジ部155の厚みを小さくして幅 W_a を大きくすることができず、前記直列抵抗を小さくすることは困難であった。

【0010】 また、同様の構造のAlGaAs系などの他の化合物半導体からなる半導体レーザ素子においても、リッジ部上にはレーザ光の吸収を行うGaAsキャップ層等が存在するので、同様の問題が生じる。

【0011】 本発明は上述の問題点を鑑み成されたものであり、低アスペクト比のレーザ光を低い動作電圧で出力する半導体レーザ素子を提供することを課題とする。

【0012】

【課題を解決するための手段】 本発明の半導体レーザ素子は、第1導電型の半導体基板と、この基板上に形成された第1導電型の第1クラッド層、活性層、及びストライプ状の第1リッジ部を有する第2導電型の第2クラッド層とからなるダブルヘテロ構造部と、前記第1リッジ部上に形成された第2導電型の第3クラッド層としてのストライプ状の中間層と、該中間層上に形成された該中

間層上面幅より大きな幅を有する第2導電型の第4クラッド層としてのストライプ状の第2リッジ部と、前記第1リッジ部、前記中間層、及び前記第2リッジ部の両側に形成された第1導電型の電流阻止層と、を備え、前記中間層の材料と、前記第1リッジ部の材料及び前記第2リッジ部の材料とは、択一的に選択エッチング可能であることを特徴とする。

【0013】

【作用】本発明の構造によれば、前記第1リッジ部上にクラッド層としての第2リッジ部をクラッド層としての中間層を介して構成し且つ該中間層の材料と、前記第1リッジ部の材料及び前記第2リッジ部の材料とは、択一的に選択エッチング可能であるので、十分な光閉じ込め効果を有し、且つ該第1リッジ部の上部面ストライプ幅、その上部面に形成された中間層の幅、及び第2リッジ部の幅を大きくした状態で、活性層での電流通路幅を制御する前記第1リッジ部の下部ストライプ幅を小さくできる。

【0014】

【実施例】本発明に係る第1実施例を図面を参照しつつ詳細に説明する。図1は本実施例のAlGaInP系可視光半導体レーザ素子を示す模式構造断面図である。

【0015】図中、1はn型GaAs基板であり、該n型GaAs基板1上には0.3 μ m厚のn型Ga_{0.5}In_{0.5}Pバッファ層2が形成されている。

【0016】前記バッファ層2上には、0.8 μ m厚のn型(Al_{1-x}Ga_{1-x})_{0.5}In_{0.5}P(0.4 \leq x \leq 1)第1クラッド層3、0.07 μ m厚のアンドープの(Al_qGa_{1-q})_{0.5}In_{0.5}P(0 \leq q \leq 0.2)活性層4、上部面幅W_aが2 \sim 3 μ m、下部幅W_bが4 μ m、厚みH_aが0.3 μ mの紙面垂直方向に延在するストライプ状の第1リッジ部15を有し且つ該リッジ部15以外の厚みH_bが0.25 μ mであるp型(Al_{1-y}Ga_{1-y})_{0.5}In_{0.5}P(0.4 \leq y \leq 1)第2クラッド層5がこの順序に形成されてダブルヘテロ構造部が作成されている。

【0017】前記第1リッジ部15の上部面全域には0.1 μ m厚のp型Al_{1-s}Ga_{1-s}As(1 \geq s \geq 0.7)からなる第3クラッド層として機能する中間層6が形成されている。

【0018】前記中間層6上には、この中間層6の上面より幅広の下部面幅5 μ m、上部面幅4 μ m、厚み0.3 μ mのストライプ状の第2リッジ部17をなすp型(Al_{1-z}Ga_{1-z})_{0.5}In_{0.5}P(0.4 \leq z \leq 1)第4クラッド層7が形成されている。前記第2リッジ部17の上面には0.1 μ m厚のp型Ga_{0.5}In_{0.5}Pコンタクト層8、0.3 μ m厚のp型GaAs保護層9がこの順序で形成されている。

【0019】前記p型(Al_{1-y}Ga_{1-y})_{0.5}In_{0.5}P第2クラッド層5上には、前記第1リッジ部15、中間層

6、第2リッジ部17、コンタクト層8、及びp型GaAs保護層9を挟むようにこれらの両側に0.8 μ m厚のn型GaAs電流阻止層10、10が形成されている。前記電流阻止層10、10及び露出したp型GaAs保護層9上には保護層9上の厚みが2 μ mであるp型GaAsキャップ層11が形成されている。

【0020】前記キャップ層11の上面にはAu-Crからなるp型側オーミック電極12が形成されており、前記基板1の下面にはAu-Sn-Crからなるn型側オーミック電極13が形成されている。

【0021】次に、斯る半導体レーザ素子の製造方法の一例を図2を用いて説明する。尚、図1と同一部分又は対応する部分には同一符号を付す。

【0022】最初に、図2(a)に示すように、有機金属気相成長法(MOCVD法)または分子線エピタキシャル法(MBE法)により、n型GaAs基板1上にn型Ga_{0.5}In_{0.5}Pバッファ層2、n型(Al_{1-x}Ga_{1-x})_{0.5}In_{0.5}P第1クラッド層3、アンドープの(Al_qGa_{1-q})_{0.5}In_{0.5}P活性層4、p型(Al_{1-y}Ga_{1-y})_{0.5}In_{0.5}P第2クラッド層5、p型Al_{1-s}Ga_{1-s}Asからなる第3クラッド層としての中間層6、p型(Al_{1-z}Ga_{1-z})_{0.5}In_{0.5}P第4クラッド層7、p型Ga_{0.5}In_{0.5}Pコンタクト層8、及びp型GaAs保護層9をこの順序で連続成長する。

【0023】続いて、図2(b)に示すように、前記p型GaAs保護層9上に膜厚0.5 μ mのSiO₂(二酸化ケイ素)膜又はSi₃N₄(四窒化三ケイ素)膜を化学気相堆積法(CVD法)、電子ビーム蒸着法、又はスパッタリング法等により形成した後、フォトリソグラフィ技術とHF(フッ酸)溶液を用いた選択エッチングにより、幅5 μ m、層厚0.5 μ mのストライプ状のマスク層20を形成する。次に、このマスク層20を介した状態でAlGaInP及びGaInPに対するエッチング速度に比べてGaAs、AlGaAs、及びAlAsに対するエッチング速度が大きい燐酸系エッチング液

(H₃PO₄:H₂O₂:CH₃OH=3:1:1)により前記GaAs保護層9を選択的にエッチングしてコンタクト層8を露出させる。その後、前記マスク層20を介した状態でAlGaAs、GaAs、及びAlAsに対するエッチング速度に比べてAlGaInP及びGaInPに対するエッチング速度が大きいHBr(臭化水素)溶液を用いて前記コンタクト層8及びp型(Al_{1-z}Ga_{1-z})_{0.5}In_{0.5}P第4クラッド層7を選択的にエッチングしてp型中間層6を露出させる。この工程でp型(Al_{1-z}Ga_{1-z})_{0.5}In_{0.5}P第4クラッド層7で構成される上部面幅4.5 μ m、下部面幅5.5 μ mのストライプ状の第2リッジ部17が構成され、該第2リッジ部17の上面にストライプ状のコンタクト層8並びにGaAs保護層9が残余する。ここで構成された保護層9、コンタクト層8及び第2リッジ部17は後の工程で

エッチングされるので、最終所望幅より大きく形成される。尚、前記GaAs保護層9は後述するGaAsキャップ層11を形成する際に、形成面全域をGaAs面として形成を容易にするための層であって、該GaAs保護層9は省いてもよい。

【0024】続いて、図2(c)に示すように、前記マスク層20を介した状態で前述と同じ燐酸系エッチング液を用いて前記第2リッジ部17の下部面幅よりも幅狭の幅になるように前記中間層6を選択的にサイドエッチングする。

【0025】その後、図2(d)に示すように、前記中間層6をマスクとして前述と同じHBr溶液を用いて前記p型 $(Al_xGa_{1-x})_{0.5}In_{0.5}P$ 第2クラッド層5を選択的にメサエッチングして上部面幅2~3 μm 、下部幅4 μm のストライプ状の第1リッジ部15を有する形状とする。この工程において、第2クラッド層5の層厚は小さいので、上部面幅は従来のリッジ部上面のように小さくならない。

【0026】次に、図1に示すように、前記マスク層20を介した状態でMOCVD法又はMBE法によりn型

GaAs電流阻止層10、10を形成した後、前記マスク層20をHF(フッ酸)溶液にて選択的にエッチング除去して前記GaAs保護層9を露出させる。その後、MOCVD法又はMBE法により前記GaAs保護層9及び電流阻止層10、10上にp型GaAsキャップ層11を形成する。最後に、前記キャップ層11上面及び前記基板1下面にそれぞれAu-Crからなるp型側電極12及びAu-Sn-Crからなるn型側電極13を蒸着法等により形成する。

【0027】次に、本実施例の半導体レーザ素子と前述したリッジ部の下部幅 W_b を狭くした従来例の半導体レーザ素子の特性比較の実験を行った。尚、端面に発振波長 $\lambda/2n$ (ここで n は Al_2O_3 の屈折率)の膜厚をもつ Al_2O_3 膜を形成したアスペクト比3の半導体レーザ素子を光出力が3mW、環境温度を50℃の条件で比較した。

【0028】表1にこれら半導体レーザ素子の動作電圧を示す。

【0029】

【表1】

	動作電圧(動作電流: 80mA)
本実施例	2.35~2.45V
従来例	2.45~2.55V

【0030】この表から本実施例の半導体レーザ素子は従来例の半導体レーザ素子に比べて動作電圧が小さいこと、即ち直列抵抗が小さくできたことが判る。

【0031】図3にこれら半導体レーザ素子の信頼性実験の結果を示す。この図から判るように、本実施例の半導体レーザ素子は動作電圧が従来例のものに比べて小さいため、信頼性にも優れることが判る。

【0032】このように、斯る半導体レーザ素子は、前記活性層4に比べてバンドエネルギーギャップが十分大きく且つ屈折率が十分小さい、即ち光閉じ込め効果をもち並びに発振波長の光吸収が殆どない所謂クラッド層として機能する第1リッジ部15、第2リッジ部17及びp型 $Al_xGa_{1-x}As$ からなる中間層6を有するので、p型クラッド層の全層厚を大きくなって光閉じ込めを十分に行えと共に、前記第1リッジ部15の厚み H_b を小さくして、即ち該第1リッジ部15の上部面ストライ

プ幅 W_b 及びその上面に形成された中間層6の幅を従来素子の幅 W_a のように小さくすることなく、前記活性層4での電流通路幅を制御する前記第1リッジ部15の下部ストライプ幅 W_b を小さくできる。また、第2リッジ部17、中間層6、コンタクト層8、保護層9の層厚は小さくてよいので、幅広にできる。従って、電流通路となる保護層9、コンタクト層8、及び第2リッジ部17、p型 $Al_xGa_{1-x}As$ 中間層6の幅、更に第1リッジ部15の上部面ストライプ幅 W_b を大きく且つ下部ストライプ幅 W_b を小さくできるので、電流通路となるこれらの部分での直列抵抗を小さくできると共に低アスペクト比を得られる。

【0033】また、本実施例の製造方法では、前記 $Al_xGa_{1-x}As$ からなる中間層6に対するエッチングレートと、前記 $(Al_xGa_{1-x})_{0.5}In_{0.5}P$ ($0.4 \leq x \leq 1$)第2クラッド層5、前記 $(Al_xGa_{1-x})_{0.5}I$

$n_{0.5}P$ ($0.4 \leq z \leq 1$) 第4クラッド層7、及びp型 $Al_{0.5}Ga_{0.5}InP$ コンタクト層8に対するエッチングレートが十分に異なるエッチング液を用いてエッチングを行うので、幅広の第2リッジ部17を形成後、前記 $Al_{1.5}Ga_{1.5}As$ 層6をサイドエッチングして所定の幅にし、これをマスクとして幅 W_b を小さく、従来素子の幅 W_a に比べて上部面ストライプ幅 W_s を大きくした第1リッジ部15を精度よく、容易に形成できる。

【0034】尚、前記活性層4はレーザ素子に要求される発振波長条件を満たす組成の $AlGaInP$ 層または $GaInP$ 層、若しくは $(Al_{1-u}Ga_{1-u})_{0.5}In_{0.5}P$ 障壁層と $(Al_{0.5}Ga_{1-u})_{0.5}In_{1-t}P$ (ここで、 $0 \leq u < v \leq 1$ 、 $0.3 < t < 0.7$) 井戸層が交互に積層されてなる量子井戸構造層であって、所望の組成比 (Al 組成比が $0.4 \sim 1$) をもつ $AlGaInP$ クラッド層3、5、7により光とキャリアの閉じ込めが十分行える組成が選択される。更に、上記 $Al_{1.5}Ga_{1.5}As$ からなる中間層6も前記発振波長の光とキャリアの閉じ込めを十分行い且つ発振波長の光吸収が殆どないようにするために組成比 s は 0.7 以上 1 以下が望ましい。

【0035】また、上述の第2クラッド層には、例えば $(Al_{1-p}Ga_{1-p})_{0.5}In_{0.5}P$ 障壁層と $(Al_{1-q}Ga_{1-q})_{0.5}In_{0.5}P$ (ここで、 $0 \leq q < p \leq 1$) 井戸層が交互に積層された多重量子障壁 (MQB) 層が含まれていてもよく、又 $GaInP$ 等からなるエッチングストップ層を有するものでもよい。

【0036】次に、本発明に係る第2実施例を図面を参照しつつ詳細に説明する。図4は本実施例の $AlGaAs$ 系半導体レーザ素子を示す模式構造断面図である。

【0037】図中、21はn型 $GaAs$ 基板であり、該n型 $GaAs$ 基板21上には $0.3 \mu m$ 厚のn型 $GaAs$ バッファ層22が形成されている。

【0038】前記バッファ層22上には、 $1 \mu m$ 厚のn型 $Al_{1-x}Ga_{1-x}As$ ($0.4 \leq x \leq 0.55$ 、本実施例では $x = 0.5$) 第1クラッド層23、 $0.07 \mu m$ 厚のアンドープの $Al_{1-q}Ga_{1-q}As$ ($0 \leq q \leq 0.15$ 、本実施例では $q = 0.13$) 活性層24、上部面幅 W_s が $2 \sim 3 \mu m$ 、下部幅 W_b が $4 \mu m$ 、厚み H_b が $0.3 \mu m$ の紙面垂直方向に延在するストライプ状の第1リッジ部35を有し且つ該リッジ部35以外の厚み H_b が $0.25 \mu m$ であるp型 $Al_{1-y}Ga_{1-y}As$ ($0.4 \leq y \leq 0.55$ 、本実施例では $y = 0.5$) 第2クラッド層25がこの順序に形成されてダブルヘテロ構造部が作成されている。

【0039】前記第1リッジ部35の上部面全域には $0.1 \mu m$ 厚のp型 $(Al_{1-t}Ga_{1-t})_{0.5}In_{0.5}P$ ($0 \leq t < 1$ 、本実施例では $t = 0$) からなる第3クラッド層として機能する中間層26が形成されている。

【0040】前記中間層26上には、この中間層26の

上面より幅広の下部面幅 $5 \mu m$ 、上部面幅 $4 \mu m$ 、厚み $0.3 \mu m$ のストライプ状の第2リッジ部37をなすp型 $Al_{1-z}Ga_{1-z}As$ ($0.4 \leq z \leq 0.55$ 、本実施例では $z = 0.5$) 第4クラッド層27が形成されている。前記第2リッジ部37の上面には $0.3 \mu m$ 厚のp型 $GaAs$ 保護層28がこの順序で形成されている。

【0041】前記第2クラッド層25上には、前記第1リッジ部35、中間層26、第2リッジ部37、及びp型 $GaAs$ 保護層28を挟むようにこれらの両側に $0.8 \mu m$ 厚のn型 $GaAs$ 電流阻止層29、29が形成されている。前記電流阻止層29、29及び露出したp型 $GaAs$ 保護層28上には $2 \mu m$ 厚のp型 $GaAs$ キャップ層30が形成されている。

【0042】前記キャップ層30の上面には $Au-Cr$ からなるp型側オーミック電極31が形成されており、前記基板1の下面には $Au-Sn-Cr$ からなるn型側オーミック電極32が形成されている。

【0043】次に、斯る半導体レーザ素子の製造方法の一例を図5を用いて説明する。尚、図4と同一部分又は対応する部分には同一符号を付す。

【0044】最初に、図5(a)に示すように、有機金属気相成長法 (MOCVD法) または分子線エピタキシャル法 (MBE法) により、n型 $GaAs$ 基板21上にn型 $GaAs$ バッファ層22、n型 $Al_{1-x}Ga_{1-x}As$ 第1クラッド層23、アンドープの $Al_{1-q}Ga_{1-q}As$ 活性層24、p型 $Al_{1-y}Ga_{1-y}As$ 第2クラッド層25、p型 $(Al_{1-t}Ga_{1-t})_{0.5}In_{0.5}P$ からなる第3クラッド層としての中間層26、p型 $Al_{1-z}Ga_{1-z}As$ 第4クラッド層27、及びp型 $GaAs$ 保護層28をこの順序で連続成長する。

【0045】続いて、図5(b)に示すように、前記p型 $GaAs$ 保護層28上に膜厚 $0.5 \mu m$ の SiO_2 (二酸化ケイ素) 膜又は Si_3N_4 (四窒化三ケイ素) 膜を化学気相堆積法 (CVD法)、電子ビーム蒸着法、又はスパッタリング法等により形成した後、フォトリソグラフィ技術とHF (フッ酸) 溶液を用いた選択エッチングにより、幅 $5 \mu m$ 、層厚 $0.5 \mu m$ のストライプ状のマスク層40を形成する。次に、このマスク層40を介した状態で $AlGaInP$ 及び $GaInP$ に対するエッチング速度に比べて $GaAs$ 、 $AlGaAs$ に対するエッチング速度が大きい燐酸系エッチング液 ($H_3PO_4 : H_2O_2 : CH_3OH = 3 : 1 : 1$) により前記 $GaAs$ 保護層28、第4クラッド層27を選択的にエッチングして中間層26を露出させる。この工程でp型 $Al_{1-z}Ga_{1-z}As$ 第4クラッド層27で構成される上部面幅 $4.5 \mu m$ 、下部面幅 $5.5 \mu m$ のストライプ状の第2リッジ部37が構成され、該第2リッジ部37の上面にストライプ状の $GaAs$ 保護層28が残余する。ここで構成された保護層28及び第2リッジ部37は後の

工程でエッチングされるので、最終所望幅より大きく形成される。尚、前記GaAs保護層28は後述するGaAsキャップ層30を形成する際に、形成面全域をGaAs面として形成を容易にするための層であって、該GaAs保護層28は省いてもよい。

【0046】続いて、図5(c)に示すように、前記マスク層40を介した状態で臭化水素(HBr)溶液を用いて前記第2リッジ部37の下部面幅よりも幅狭の幅になるように前記p型中間層26を選択的にサイドエッチングする。

【0047】その後、図5(d)に示すように、前記中間層26をマスクとして前述と同じ磷酸系エッチング液を用いて前p型 $Al_{1-x}Ga_{1-x}As$ 第2クラッド層25を選択的にメサエッチングして上部面幅2~3 μm 、下部幅4 μm のストライプ状の第1リッジ部35を有する形状とする。

【0048】次に、図4に示すように、前記マスク層40を介した状態でMOCVD法又はMBE法によりn型GaAs電流阻止層29、29を形成した後、前記マスク層40をHF(フッ酸)溶液にて選択的にエッチング除去して前記GaAs保護層28を露出させる。その後、MOCVD法又はMBE法により前記GaAs保護層28及び電流阻止層29、29上にp型GaAsキャップ層30を形成する。最後に、前記キャップ層30上面及び前記基板21下面にそれぞれAu-Crからなるp型側電極31及びAu-Sn-Crからなるn型側電極32を蒸着法等により形成する。

【0049】このようにする半導体レーザ素子も、第1実施例と同様に第1リッジ部35、 $(Al_{1-x}Ga_{1-x})_{0.5}In_{0.5}P$ からなる中間層26及び第2リッジ部37が、前記活性層24に比べてバンドエネルギーギャップを十分大きく且つ屈折率を十分小さく、即ち光閉じ込め効果をもち並びに発振波長の光吸収が殆どない所謂クラッド層として機能するので、p型クラッド層の全層厚が大きくなって光閉じ込めが十分に行えたと共に前記第1リッジ部35の厚み H_0 を小さくして、即ち該第1リッジ部35の上部面ストライプ幅 W_0 及びその上面に形成された中間層26の幅を従来素子の幅 W_0 のように小さくすることなく、前記活性層24での電流通路幅を制御する前記第1リッジ部35の下部ストライプ幅 W_0 を小さくできる。また、第2リッジ部37、中間層26、保護層28の層厚は小さくてよいので、幅広にできる。従って、保護層28、第2リッジ部37、中間層26の幅及び第1リッジ部35の上部面ストライプ幅 W_0 を大きく且つ下部ストライプ幅 W_0 を小さくできるので、電流通路となるこれらの部分での直列抵抗(動作電圧)を小さくできると共に低アスペクト比を得られる。

【0050】また、本実施例の製造方法でも、前記 $(Al_{1-x}Ga_{1-x})_{0.5}In_{0.5}P$ からなる中間層26に対するエッチングレートと、前記 $Al_{1-x}Ga_{1-x}As$ 第2ク

ラッド層25、前記 $Al_{1-x}Ga_{1-x}As$ 第4クラッド層27、及びp型GaAs保護層28に対するエッチングレートが十分に異なるエッチング液を用いてエッチングを行うので、幅広の第2リッジ部37を形成後、前記 $(Al_{1-x}Ga_{1-x})_{0.5}In_{0.5}P$ からなる中間層26をサイドエッチングして所定の幅にし、これをマスクとして幅 W_0 を小さく、従来素子に比べて上部面ストライプ幅 W_0 を大きくした第1リッジ部35を精度よく、容易に形成できる。

【0051】尚、前記活性層24は、量子井戸構造層であつてもよく、更に第2クラッド層25には、障壁層と井戸層が交互に積層された多重量子障壁(MQB)層が含まれていてもよく、又エッチンググストッパー層を有するものでもよい。

【0052】上述では、AlGaInP系又はAlGaAs系半導体レーザ素子について述べたが、第1リッジ部、第2リッジ部と、中間層とを選択的にエッチングできる中間層の材料又はエッチング液を選ぶことにより、他の化合物半導体材料からなる半導体レーザ素子にも応用できる。

【0053】

【発明の効果】本発明の半導体レーザ素子は、第1リッジ部上にクラッド層としての第2リッジ部をクラッド層としての中間層を介して構成し且つ該中間層の材料と、前記第1リッジ部の材料及び前記第2リッジ部の材料とは、択一的に選択エッチング可能であるので、十分な光閉じ込め効果を有し、且つ該第1リッジ部の上部面ストライプ幅、その上部面に形成された中間層の幅及び第2リッジ部の幅を小さくすることなく、活性層での電流通路幅を制御する前記第1リッジ部の下部ストライプ幅を小さくできる。従って、出力するレーザ光のアスペクト比が小さくなる。そしてレーザ素子の直列抵抗が小さくなるので、素子の信頼性が向上すると共に、低電圧動作が図れる。

【図面の簡単な説明】

【図1】本発明に係る第1実施例の半導体レーザ素子の断面図である。

【図2】前記実施例の半導体レーザ素子の製造工程図である。

【図3】前記実施例の半導体レーザ素子と従来例の半導体レーザ素子の信頼性試験の結果を示す図である。

【図4】本発明に係る第2実施例の半導体レーザ素子の断面図である。

【図5】前記実施例の半導体レーザ素子の製造工程図である。

【図6】従来例の半導体レーザ素子の断面図である。

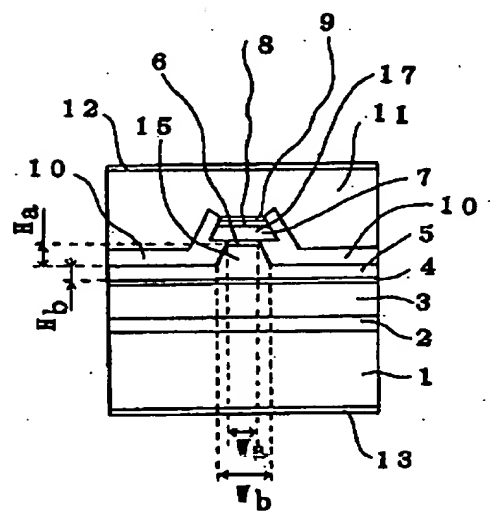
【符号の説明】

- | | |
|---|--|
| 1 | n型GaAs基板(半導体基板) |
| 3 | n型 $(Al_{1-x}Ga_{1-x})_{0.5}In_{0.5}P$ 第1クラッド層 |

- 4 (Al_qGa_{1-q})_{0.5}In_{0.5}P活性層
- 5 p型(Al_yGa_{1-y})_{0.5}In_{0.5}P第2クラッド層
- ド層
- 6 p型Al_sGa_{1-s}As中間層
- 7 p型(Al_tGa_{1-t})_{0.5}In_{0.5}P第4クラッド層
- ド層
- 10 n型GaAs電流阻止層
- 15 第1リッジ部
- 17 第2リッジ部

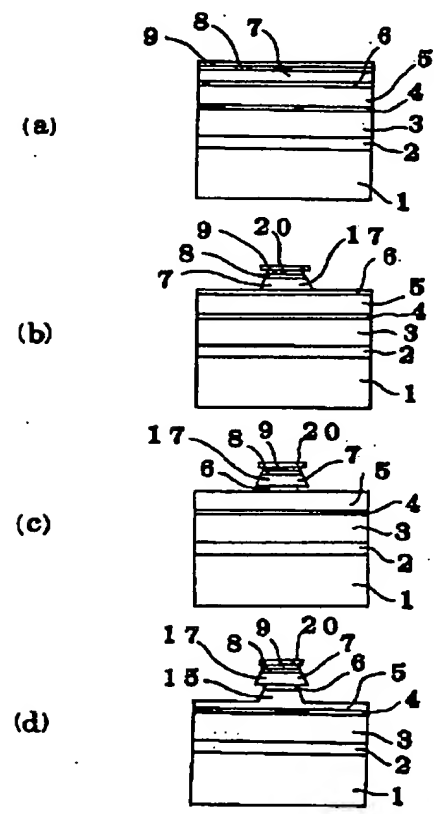
- 21 n型GaAs基板(半導体基板)
- 23 n型Al_{xs}Ga_{1-xs}As第1クラッド層
- 24 Al_{qs}Ga_{1-qs}As活性層
- 25 p型Al_{ys}Ga_{1-ys}As第2クラッド層
- 26 p型(Al_{ts}Ga_{1-ts})_{0.5}In_{0.5}P中間層
- 27 p型Al_{ts}Ga_{1-ts}As第4クラッド層
- 29 n型GaAs電流阻止層
- 35 第1リッジ部
- 37 第2リッジ部

【図1】 実施例1

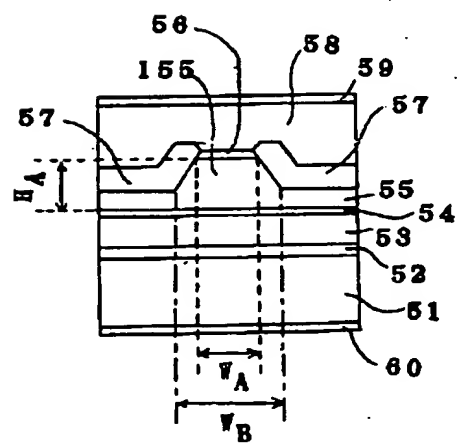


- 1 ... n型GaAs基板
- 2 ... n型GaInPバッファ層
- 3 ... n型AlGaInP第1クラッド層
- 4 ... (Al_qGa_{1-q})InP活性層
- 5 ... p型AlGaInP第2クラッド層
- 6 ... p型Al_sGa_{1-s}As中間層
- 7 ... p型AlGaInP第4クラッド層
- 8 ... p型GaInPコンタクト層
- 9 ... p型GaAs保護層
- 10 ... n型GaAs電流阻止層
- 11 ... p型GaAsキャップ層
- 12 ... p型側電極
- 13 ... n型側電極

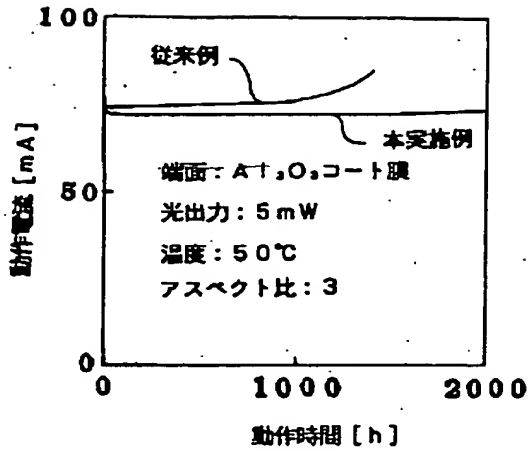
【図2】



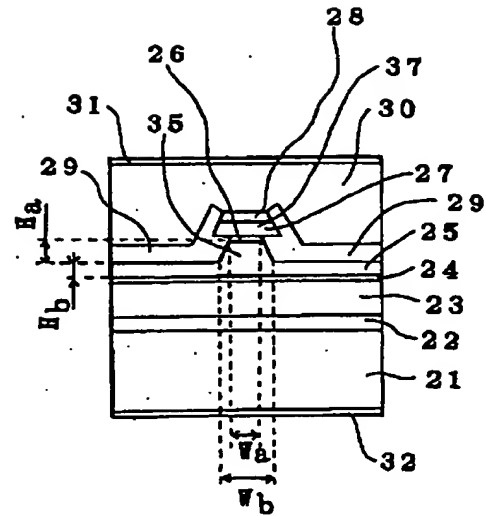
【図6】



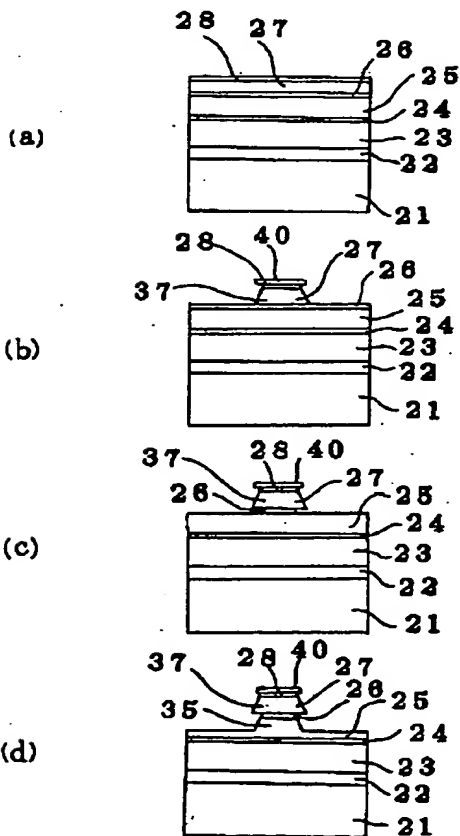
【図3】



【図4】



【図5】



- 21 ... n型GaAs基板
- 22 ... n型GaAsバッファ層
- 23 ... n型AlGaAs第1クラッド層
- 24 ... AlGaInGaAs活性層
- 25 ... p型AlGaAs第2クラッド層
- 26 ... p型 $(Al_1Ga_{1-t})_{0.5}In_{0.5}P$ 中間層
- 27 ... p型AlGaAs第4クラッド層
- 28 ... p型GaAs保護層
- 29 ... n型GaAs電流阻止層
- 30 ... p型GaAsキャップ層
- 31 ... p型側電極
- 32 ... n型側電極

p-GaInPコンタクトなし